

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 05-182490

(43)Date of publication of application : 23.07.1993

(51)Int.Cl.

G11C 27/04
H01L 27/148
H04N 5/335

(21)Application number : 04-109315

(71)Applicant : RICOH CO LTD

(22)Date of filing : 01.04.1992

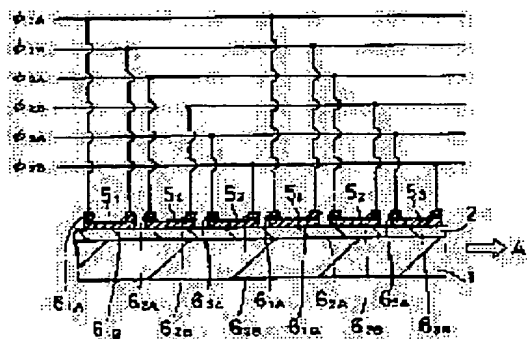
(72)Inventor : NISHIDA SEIICHI

(54) CHARGE COUPLED DEVICE AND METHOD FOR DRIVING IT

(57)Abstract:

PURPOSE: To shorten a transfer time and to improve transfer efficiency.

CONSTITUTION: Transfer gate electrodes 51, 52, 53 consisting of high resistance polysilicon are arranged in a line repeatedly through an SiO₂ layer 2 on a substrate 1, and the transfer gate electrodes are provided with metal electrodes 61A, 62A, 63A on respective end parts of the opposite side to a charge transfer direction and provided with metal electrodes 61B, 62B, 63B on the end part of the charge transfer direction. Transfer clock pulses ϕ_{1A} , ϕ_{1B} , ϕ_{2A} , ϕ_{2B} , ϕ_{3A} (maximum V2, minimum V1 of voltage value) are supplied to the metal electrodes 61A, 62A, 63A and the transfer clock pulses ϕ_{1B} , ϕ_{2B} , ϕ_{3B} (maximum V3(>V2), minimum V1 of voltage value) are supplied to the metal electrodes 61B, 62B, 63B. Electric field is generated under the transfer gate electrodes whose intensity enlarges in creasingly from the opposite direction side to the charge transfer direction facing to the charge transfer direction side and a potential well is formed on the boundary of Si-SiO₂ under the transfer gate electrode whose depth increases from the opposite direction side to the charge transfer direction facing to the charge transfer direction side.



LEGAL STATUS

[Date of request for examination] 01.04.1992

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration] withdrawal

[Date of final disposal for application] 09.06.1994

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平5-182490

(43)公開日 平成5年(1993)7月23日

(51)IntCl. ⁵	識別記号	庁内整理番号	F I	技術表示箇所
G 1 1 C 27/04	1 0 2 B	7323-5L		
H 0 1 L 27/148				
H 0 4 N 5/335	F	4228-5C	H 0 1 L 27/ 14	B
		7210-4M		

審査請求 有 請求項の数2(全 4 頁)

(21)出願番号 特願平4-109315
実願昭63-138703の変更
(22)出願日 昭和63年(1988)10月25日

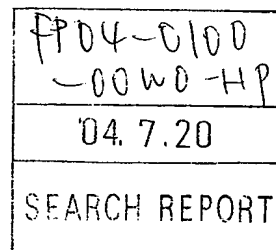
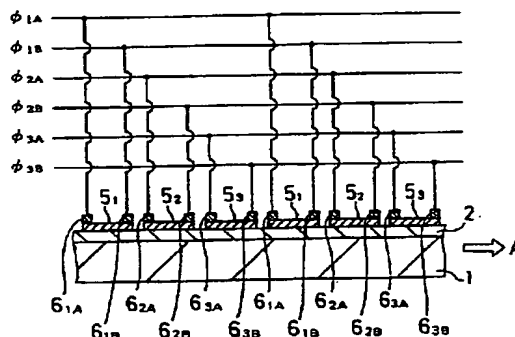
(71)出願人 000006747
株式会社リコー
東京都大田区中馬込1丁目3番6号
(72)発明者 西田 誠一
東京都大田区中馬込1丁目3番6号 株式
会社リコー内
(74)代理人 弁理士 野口 繁雄

(54)【発明の名称】 電荷結合デバイスとその駆動方法

(57)【要約】

【目的】 転送時間の短縮化と、転送効率の向上を図る。

【構成】 基板1上にSiO₂層2を介して高抵抗ポリシリコンからなる転送ゲート電極5₁、5₂、5₃が繰り返し一列に配置され、転送ゲート電極はそれぞれの電荷転送方向とは逆側の端部に上金属電極6_{1A}、6_{2A}、6_{3A}を有し、電荷転送方向の端部に上金属電極6_{1B}、6_{2B}、6_{3B}を有する。金属電極6_{1A}、6_{2A}、6_{3A}には転送クロックパルスφ_{1A}、φ_{2A}、φ_{3A}(電圧値の最高V₂、最低V₁)、金属電極6_{1B}、6_{2B}、6_{3B}には転送クロックパルスφ_{1B}、φ_{2B}、φ_{3B}(電圧値の最高V₁(>V₂)、最低V₁)が供給される。転送ゲート電極の下方には、電荷転送方向と逆方向側から電荷転送方向側に向かって渡ってその強度が傾斜的に大きくなる電界が発生し、その転送ゲート電極の下方のSi-SiO₂界面には電荷転送方向と逆方向側から電荷転送方向側に向かって深くなるポテンシャル・ウェルが形成される。



【特許請求の範囲】

【請求項1】 半導体基板上に絶縁膜を介して転送ゲート電極を列設してなる電荷結合デバイスにおいて、前記転送ゲート電極を高抵抗材で形成し、前記転送ゲート電極の電荷転送方向の一端及び他端に転送クロックパルスを供給するための異なる配線を接続したことを特徴とする電荷結合デバイス。

【請求項2】 半導体基板上に絶縁膜を介して高抵抗材にてなる転送ゲート電極を列設し、前記転送ゲート電極の電荷転送方向の一端及び他端に異なる配線を接続し、同一転送ゲート電極では電荷転送方向の先端側の方が後端側よりも電圧が高くなる転送クロックパルスを供給して転送ゲート電極の下方に電荷転送方向に向かって深くなる傾きを有するポテンシャル・ウェルを形成するようにしたことを特徴とする電荷結合デバイスの駆動方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は固体撮像デバイスなどに適用して好適な電荷結合デバイス（Charge Coupled Device、以下、CCDという）と、その駆動方法に関するものである。

【0002】

【従来の技術】 CCDとしては図5にその概念図を示すものが提案されている。このCCDはP型シリコン基板1上にSiO₂層2を介して低抵抗ポリシリコンからなる転送ゲート電極3₁、3₂、3₃を繰り返し一列に配置し、これら転送ゲート電極に対し図6に示す三相クロックパルスφ₁、φ₂、φ₃を供給するように構成されている。このCCDでは、図6に示す時刻t₁において、図7Aに示すように、転送ゲート電極3₂の下方のSi-SiO₂界面にポテンシャル・ウェルが形成され、このポテンシャル・ウェルに電荷4が蓄積され、その後、時刻t₂からt₃にかけて、図7BないしCに示すようにして電荷4は転送ゲート電極3₂の下方に転送される。このようにして電荷4は順次転送されていく。

【0003】

【発明が解決しようとする課題】 しかしながら、このような図5に示す従来のCCDにおいては、転送ゲート電極3₁、3₂、3₃の下方に形成されるポテンシャル・ウェルは、それぞれそのポテンシャル・レベルを平坦にしているため、電荷4を短時間のうちにスムーズに隣のポテンシャル・ウェルに転送することができず、そのため駆動周波数を高くし、転送時間の短縮化を図ることができないという問題点があるとともに、電荷4の取りこぼしが発生しやすく、転送効率が低いという問題点もあった。本発明はこのような点に鑑み、転送時間の短縮化と、転送効率の向上とを図ることを目的としたCCDとその駆動方法を提供することを目的とするものである。

【0004】

【課題を解決するための手段】 本発明によるCCDは、

その構成要素を実施例を示す図1ないし図4に対応させて説明すると、半導体基板1上に絶縁膜2を介して転送ゲート電極5₁、5₂、5₃を列設してなる電荷結合デバイスにおいて、転送ゲート電極5₁、5₂、5₃を高抵抗材で形成し、転送ゲート電極5₁、5₂、5₃の電荷転送方向の一端及び他端に転送クロックパルスφ_{1A}、φ_{1B}、φ_{2A}、φ_{2B}、φ_{3A}、φ_{3B}を供給するための異なる配線を接続したものである。

【0005】 本発明による駆動方法は、上記のCCDで同一転送ゲート電極では電荷転送方向の先端側の方が後端側よりも電圧が高くなる転送クロックパルスφ_{1A}、φ_{1B}、φ_{2A}、φ_{2B}、φ_{3A}、φ_{3B}を供給して転送ゲート電極5₁、5₂、5₃の下方に電荷転送方向に向かって深くなる傾きを有するポテンシャル・ウェルを形成するようにした方法である。

【0006】

【作用】 電荷4は電荷転送方向に向かって深くなる傾斜を有するポテンシャル・ウェルを利用して転送されるので、短時間にスムーズに隣のポテンシャル・ウェルに転送されるとともに、また、その際の電荷4の取りこぼしが減少する。

【0007】

【実施例】 以下、図1ないし図4を参照して本発明の一実施例につき説明する。図1は本発明の一実施例の要部を示す概念図であって、P型シリコン基板1上にSiO₂層2を介して高抵抗ポリシリコンからなる転送ゲート電極5₁、5₂、5₃が繰り返し一列に配置されている。なお、矢印Aは電荷転送方向を示している。ここに、転送ゲート電極5₁、5₂、5₃は、それぞれの電荷転送方向とは逆側の端部上（図上、左端部上）にメタル電極6_{1A}、6_{2A}、6_{3A}を有し、これらのメタル電極6_{1A}、6_{2A}、6_{3A}を介して図3に示す転送クロックパルスφ_{1A}、φ_{2A}、φ_{3A}が供給されるように構成されている。

【0008】 また、これら転送ゲート電極5₁、5₂、5₃は、それぞれの電荷転送方向の端部上（図上、右端部上）にメタル電極6_{1B}、6_{2B}、6_{3B}を有し、これらのメタル電極6_{1B}、6_{2B}、6_{3B}を介して図3に示す転送クロックパルスφ_{1B}、φ_{2B}、φ_{3B}が供給されるように構成されている。なお、転送クロックパルスφ_{1A}、φ_{2A}、φ_{3A}はその電圧値を最高V₂、最低V₁とするものであり、転送クロックパルスφ_{1B}、φ_{2B}、φ_{3B}はその電圧値を最高V₃（>V₂）、最低V₁とするものである。

【0009】 かかる実施例においては、転送ゲート電極5₁は高抵抗ポリシリコンで形成されているため、例えば図2に示すように、転送ゲート電極5₁上のメタル配線電極6_{1A}及び6_{1B}にそれぞれ電圧V₂及びV₃を供給すると、この転送ゲート電極5₁の電圧はメタル電極6_{1A}側及びメタル電極6_{1B}側をそれぞれV₂及びV₃とし、メタル電極6_{1A}側から6_{1B}側に向かって傾きを有することになる。この結果、転送ゲート電極5₁の下方には、電荷

転送方向と逆方向側から電荷転送方向側に渡ってその強度が傾斜的に大きくなる電界が発生する。この結果、転送ゲート電極 5_1 の下方の $\text{Si}-\text{SiO}_2$ 界面には図2の破線Xで示すようなポテンシャル・ウエルが形成される。他の転送ゲート電極 5_2 及び 5_3 についても同様のことがいえる。本実施例は、かかるポテンシャル・ウエルを利用して電荷を転送しようとするものである。

【0010】すなわち、本実施例においては、図3に示す時刻 t_1 において、図4Aに示すように、転送ゲート電極 5_1 の下方に電荷転送方向に向かって深くなる傾きを有するポテンシャル・ウエルが形成され、このポテンシャル・ウエルに電荷4が蓄積される。その後、転送ゲート電極 5_1 の下方に、電荷転送方向に向かって深くなる傾きを有するポテンシャル・ウエルが形成されるとともに、転送ゲート電極 5_1 の下方のポテンシャル・ウエルはその傾きを保持しつつ、その傾きを徐々に浅くし、時刻 t_2 では、図4Bに示すように、転送ゲート電極 5_1 から転送ゲート電極 5_2 にかけて、直線的に傾くポテンシャル・ウエルが形成される。さらに、その後、転送ゲート電極 5_1 の下方のポテンシャル・ウエルは、さらにその深さを浅くし、そして消滅し、時刻 t_3 では図4Cに示すように、電荷4は転送ゲート電極 5_2 の下方のポテンシャル・ウエルに完全に転送される。このようにして電荷4は順次転送されていく。

【0011】このように、本実施例においては、転送ゲート電極 5_1 、 5_2 、 5_3 の下方に、電荷転送方向に向かって深くなる傾きを有するポテンシャル・ウエルを形成し、これらポテンシャル・ウエルを利用して電荷4を転送するようにしているので、電荷4を短時間でスムーズに隣のポテンシャル・ウエルに転送することができる。

したがって本実施例によれば、駆動周波数を高くし、転送時間の短縮化を図ることができるとともに、電荷4の転送の際の電荷4の取りこぼしを減少させ、転送効率の向上を図ることができるという効果がある。

【0012】なお、上述の実施例においては、本発明をNチャネルSCCD (Surface Channel CCD) に適用*

*した場合について述べたが、その他本発明はPチャネルSCCD、又はBCCD (Buried Channel CCD) にも適用することができ、この場合にも上述と同様の作用効果を得ることができる。

【0013】

【発明の効果】本発明によれば、転送ゲート電極を高抵抗材で形成し、転送ゲート電極の電荷転送方向の一端及び他端に電圧の異なる転送クロックパルスを供給し、電荷転送路に電荷転送方向に向かって深くなる傾きを有するポテンシャル・ウエルを形成するようにしたことにより、電荷を短時間でスムーズに隣のポテンシャル・ウエルに転送することができるので、駆動周波数を高くし、転送時間の短縮化を図ることができるとともに、電荷4の転送の際の電荷の取りこぼしを減少させ、転送効率の向上を図ることができるという効果がある。

【図面の簡単な説明】

【図1】本発明によるCCDの一実施例の要部を示す概念図である。

【図2】図1の実施例の一部を拡大して示す概念図である。

【図3】図1の実施例で使用する転送クロックパルスを示す波形図である。

【図4】電荷転送路におけるポテンシャル・レベルを示す図である。

【図5】従来のCCDの一例の要部を示す概念図である。

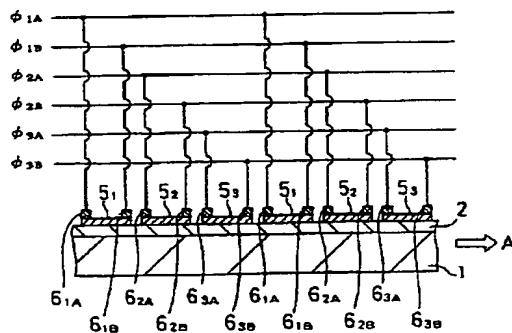
【図6】図5の従来例で使用する転送クロックパルスを示す波形図である。

【図7】従来の電荷転送路におけるポテンシャル・レベルを示す図である。

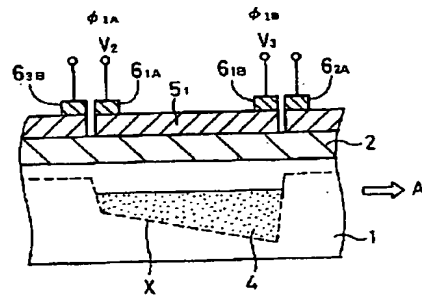
【符号の説明】

- 1 P型シリコン基板
- 2 SiO_2 層
- 4 電荷
- $5_1 \sim 5_3$ 転送ゲート電極
- $6_1A \sim 6_3B$ メタル電極

【図1】



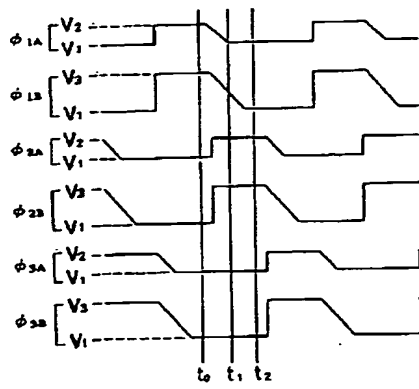
【図2】



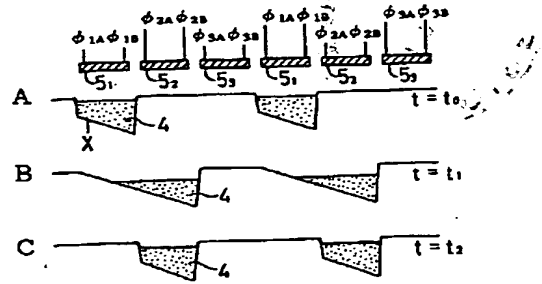
(4)

特開平5-182490

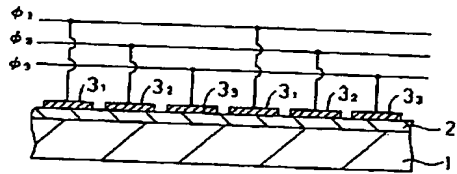
【図3】



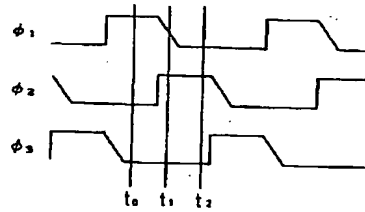
【図4】



【図5】



【図6】



【図7】

